デジタル時素リレー

DC Digital Time-Element Relay

フェールセーフCPUを用いた高精度の時素リレー

デジタル時素リレーは、電子連動端末で実績のあるフェールセーフCPUを時素制御に用いることにより、高精度の時素カウントと広範囲の時素設定を安全に実現します。また、内蔵リレーには時素リレー(SCR)で使用されている線条リレー(DC, MS)SMR形を採用しています。製品種類としては、緩動用と緩放用の2種類の製品があります。

高信頼性の内蔵リレー

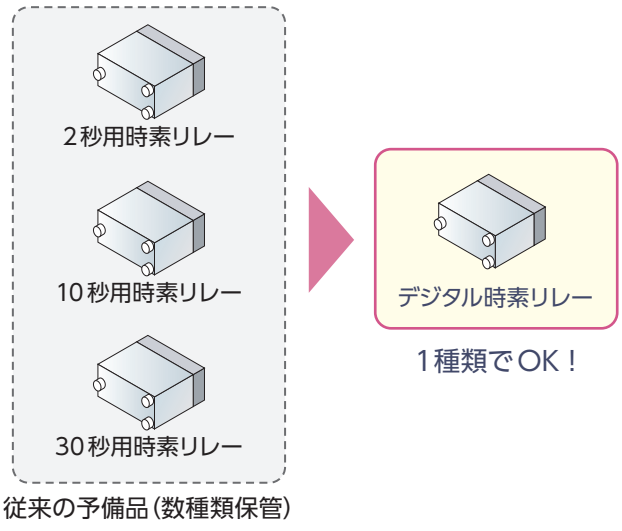
内蔵リレーに使用されているSMR形リレーは、ATS-P形装置用に開発されて30年以上の実績があり、高い信頼性と安全性を有します。

CPU方式による時素制御

デジタル時素リレーには、電子連動端末で実績のあるフェールセーフCPUを搭載しており、故障を検知した場合は、危険側に動作することを防ぐため、内蔵のSMR形リレーを落下状態に制御する機能を備えています。また、時素をCPUで制御するため、従来の時素リレーのように部品のバラツキの影響を受けることなく、高精度の時素を実現しています。

広範囲な時素設定

0.3～990sの広範囲で時素設定が可能であり、予備品を減少することが可能です。



従来の予備品(数種類保管)

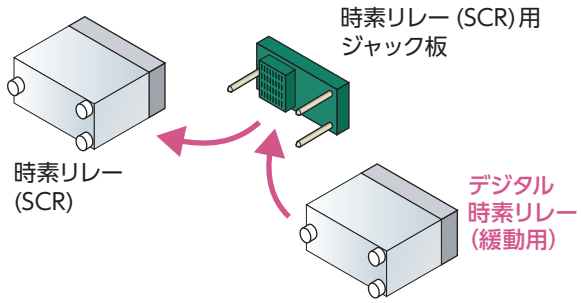
耐サージ特性の向上

ベースに樹脂成形材料を採用することにより、耐サージ特性を向上させました。

デジタル時素リレー外観

従来品との互換性

緩動用のデジタル時素リレーは、時素リレー(SCR)と互換性があり、既設のジャック板を交換せずに使用することが可能です。緩放用については、専用のジャック板が必要となります。



仕様

製品名称	時素リレー (DTER-U)	時素リレー (DTER-D)
種類	緩動用	緩放用
接点数	NR2N2	
接点材質	PGS-PGS	
接点負荷範囲	0.01～1.0A (DC12.0～28.8V)抵抗負荷	
周囲温度	−20～+60℃	
振動条件	加速度複振幅9.8m/s² (1G)以下	
動作電圧	19.2V以下	
落下電圧	7.2V以上	
動作時間	設定時間の0～+5% または0～+0.4秒 (いずれか大きい方)	90～190ms
復旧時間	50ms以下	設定時間の±2.5% または±0.1秒 (いずれか大きい方)
時素設定範囲	0.3～990秒	
耐久回数	150万回以上	
外形寸法	幅147mm×高さ74mm×奥行き168mm	
耐サージ特性	10kV以上(コモンモード)	